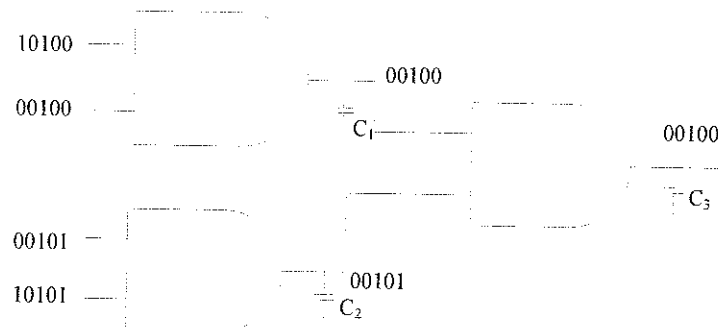


Embedded Systems Final-Exam June 25, 2010

1. Power issue (30%)

- (a) Explain what are the static power dissipation, transient switching dynamic power dissipation, and capacitive switching dynamic power dissipation? (6%)
- (b) Write down the three parameters that appear in the expression of dynamic power dissipation. (6%)
- (c) The parameter C_{eff} in the expression of dynamic power dissipation means average capacitance charged during each $1/f$ data period, where f is the clock frequency. Using the following circuit to show how to derive its C_{eff} ? (10%)



- (d) Give two methods which can be used in the low power design. (8%)
2. AMBA AHB (45%)
- (a) Explain the difference between retry transfer and split transfer. (10%)
 - (b) Explain why AMBA AHB provides the split transfer operation and what is its advantage? (10%)
 - (c) Explain what are the synchronous bus operation and asynchronous bus operation? (10%)
 - (d) Write down the steps of a typical AHB transfer operation? (5%)
 - (e) If the addressed slave is slow and cannot finish the transfer in the data phase, then what method is used for AHB to deal with this situation? (10%)
3. Embedded system design (25%)
- (a) Explain the concept of hardware/software partition and how to use this concept in the embedded system design to obtain a better trade-off among cost, performance and power? (15%)
 - (b) If the designed hardware platform cannot satisfy the performance requirement, then what methods can be used to improve the system performance? (10%)

記分	教師簽章
36	陳永源

國立臺北大學

學年度第 102 學系級 電機

(該科目所屬系級)

學期期

考試試卷

學士班

學號 109882302

碩士班

姓名 黃義翔

任課教師 陳永源

博士班

年 月 日

(上列各項，考生須逐項填明，違者該科試卷以零分計)

1. (a) static power dissipation: leakage current, subthreshold current, substrate current
little effect overhead on power, wd 沒有直接接地

transient switching dynamic power dissipation: transient switching, capacitance
CMOS 在開關瞬間造成的能源消耗
capacitive switching dynamic power dissipation: 電容充放電時的物理特性所造成的能源消耗

(b) $\frac{1}{2} (C_{VDD}) \Delta F$

Δ = switching activity

C = 電容充放電

VDD = power supply

(c)

$P_{eff} = \frac{1}{5} [C_1 + C_2 + C_3 + (C_1 + C_2 + C_3) + (C_1 + C_2 + C_3)] / 5$

(d) 1. trading area / power consumption: 增加快電壓的 rise / fall time

2. avoid dissipation: clocking mode 最佳化

2. priority transfer 時原本的 master 不能再傳指令給這 slave, 由其它 master 去 try

split transfer 則不限哪個 master 都可再去試著傳給 slave

(b) 當傳輸是可以分割的, 表示可以讓此執行程序先中斷, 給優先權更高的程序先使用

(c) synchronous bus 用在高速傳輸上, 每個使用這 bus 的元件都有很快的傳輸速度

5 asynchronous bus 用在低速傳輸上, 因為各元件傳輸不同步, 所以要用 protocol 去詢問

(d) Idle: Master 沒有要傳送 Data, 但要佔用 bus

Busy: Master 正在傳送 Data 中

Nonseq: 單筆 Data 傳輸

Seq: 連續筆 Data 傳輸

(第二面)

(b) Hready 会变成 0, 等待 addressed slave 完成才变成 1
D AHB 的 Data 或 command 会放在 暂存区中, 等待 slave 完成

3. (a) hardware = 小型化、低功耗、具備一定程度的 computing 能力

software = friendly-use, 自动节能、针对硬件做最佳化的软件设计, OS 核心

越好的 performance ~~越耗电~~, cost 也会较高, 所以要针对 application 的需求去寻找较适当的硬件

(第三面)

(b) 超频

某些演算法可以交给 DSP 去计算

将 OS 核心简化或多餘的程序行列移除

寻找更好的演算法取代舊的較慢的演算法

(第六面)

記分	教師簽章
68	陳永源

4/1/03

國立臺北大學 學年度第 學期 考試試卷

系級 電機工程 科目 Embedded System (該科目所屬系級)

學士班 碩士班 博士班

學號 9882304 姓名 黃育了 任課教師 陳永源 年 月 日

(上列各項，考生須逐項填明，違者該科試卷以零分計)

1. (a) static power dissipation: 其來源產生自 CMOS 製程結構所難以避免的漏電流

transient switching: 當切換 I/O 時，會有一短暫的時間 MOS 管與 parasitic 是同時 dynamic power dissipation 導通，因此產生 transient dynamic power dissipation.

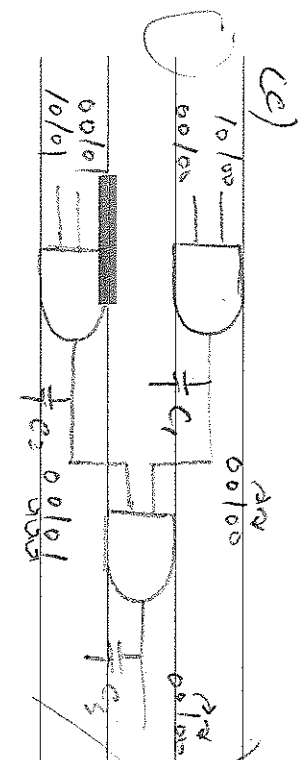
Capacitive switching dynamic power dissipation: 當切換 I/O 時，會使電容被充電，所產生的 capacitive switching dynamic power dissipation

(第一面)

(b) f : 時脈頻率，頻率越高 power consumption 越大

C_{eff} : 一個週期中有效充電的電容平均

$V_{dc} = 0.905 V_{cc}$



當有做 0/1 轉換，電容就會充電，因此有有效充電的 capacitor 有 $C1$ 兩次， $C2$ 三次， $C3$ 兩次，因此

$$C_{eff} = \frac{C1 + C1 + C2 + C2 + C2 + C3 + C3}{2}$$

$$P = C_{eff} V_{dc} f$$

(d) 降低時脈頻率但不影響其 performance

(c) (a) ready transfer master 會暫停且不再 ready 值則 slave 是在可以傳輸資料，但 split transfer 則不會，split transfer 當接收 slave 一定數目的暫停傳輸即重新值

問 slave 不再停止 master 的 data，master 會先去服務其他的 slaves，當忙的時候 slave 工作完畢再通知 master 可以傳輸資料。

(b) 不會使 master 一直暫停等待 slave 使得 performance 更佳

(c) synchronous bus operation: 指傳輸端與接收端使用相同時脈，速度快，但一定要兩端的時脈相同方可進行。

asynchronous bus operation: 係指傳輸端與接收端使用不同的時脈，速度較低，速度端影響的對於同步較慢，可使用在兩端為不同時脈的傳輸。

(第二面)

(d) 當 slave ready 時 master 開始送資料，不 ready 時則不送資料

(e) All 會暫停等待 data 傳輸完畢，再送下一筆資料

2. (a) 以增進 performance, 再看是否有 meet 客戶們 requirement, 若在, 再將
一些耗時間的功能或產品的主打功能做成 hardware, 再看是否有 meet
客戶們的 requirements, 如此評估下去, 若希望 cost down 可以將其做成 software
這樣以完成 hardware/software partition.

(第三面)

(b) 可以考慮更換更好的 hardware 核心或是另外封裝成 ASIC 增加其 performance.
像是系統處理方面可以找專門的 DSP processor 來擔其重任.

(第六面)

記分	教師簽章
15	陳進

國立臺北大學

學年度第

學期期

考試試卷

系級

電機所

科目

(該科目所屬系級)

學士班

碩士班

博士班

學號

99882305

姓名

陳進

任課教師

年 月 日

(上列各項，考生須逐項填明，違者該科試卷以零分計)

1. static power dissipation 為維持持續供電，~~不~~ 會拉慢由源狀態，此方法必需持續的供電，不含有該設備眼或睡眠等省電措施，適合用於高提供電壓的系統使用。

transient switching dynamic power dissipation 為動態的提供電壓，每隔一段時間會使機器進入休眠或睡眠狀態，以達到低的能源消耗。依此方法 static power dissipation 方法更低的能源消耗但必須注意休眠時的工作是，~~否~~ 在電源恢復時回到低狀態。

(第一面)

capacitive switching dynamic power dissipation 根據獲取資料，去判斷是否可以在等待的時分進行休眠，例如 process 在等待其他 process 所計算的資料，如果對其輸出時間必須在，可以根據傳出的時間，進行 sleep，然後 wake up 繼續執行。

(第二面)

(B)

(c) ① 實體 (硬體) 方面的 low power design: 藉由調整需求電壓的電路設計去達到 low power system.

② 架構 (軟體) 方面的 low power design: 利用記憶體之間的置換使空間可以妥善被利用，且使 CPU 執行時擁有較好的策略，使程式執行時間縮短，達到 low power system.

2. (a) retry transfer 在控制器的傳輸過程中會不斷的傳輸資料，而 split transfer 為將傳輸資料分成許多段路，看單次傳輸一個以內，最後在整合。

(b) split transfer 可以保證在未來雖然每次時不須重新執行

(c) synchronous bus operation 在各模組在匯流排執行中，有一個模組正在傳輸資料，此二個模組必須等待完成後才能與其他模組進行資料交換，對於資料的正確性有對壓力。

asynchronous bus operation: 模組之間在傳輸資料時，不需等待傳輸完成，可繼續與其他模組進行資料交換，對於放緩傳輸有利。

(d)

(e)

(第二面)

3. (a) hardware design 必须注意 使用哪些组件, 检查系统有那些组件, 必须提供多少才能使其达到最佳
而 software design 则是利用 design flow 的方式对系统的架构, 以及表现也系统的资源不均衡, 在 hardware design 中的
是 better trade-off among cost & performance and power 嘛, 如果使用者愿意妥协, 在增加 performance, 但相对的 power 增加
也不少. trade-off cost 会增加, 必须在其中取得平衡. 而 software design 则是尽量减少程式的执行的时数, 使 performance 上升,
power 减少 & trade-off cost 减少.

(b) ① 增加 资料传输的延迟, 但 降低 CPU 之间的资料传输更有效率.
② 在软体设计时, 尽量使用较少的时数与 复杂度.

(第三面)

(第六面)